

PAT-NO: JP408162598A

DOCUMENT-IDENTIFIER: JP 08162598 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: June 21, 1996

INVENTOR-INFORMATION:

NAME

HORI, MASAHIKO

ASSIGNEE-INFORMATION:

NAME

TOSHIBA CORP

COUNTRY

N/A

APPL-NO: JP06302225

APPL-DATE: December 6, 1994

INT-CL (IPC): H01L023/50, H01L021/60

ABSTRACT:

PURPOSE: To ensure sufficient bonding between an inner lead of a lead frame and a bonding wire to make the bonding suitable for high mounting density in a semiconductor device having a structure formed by bonding the inner lead of the lead frame on a semiconductor chip or a heat-radiating plate via an adhesive tape.

CONSTITUTION: A recess 12c is formed near a bond part 12d of an upper surface of each inner lead 12a of a lead frame 12 to be bonded via an adhesive tape 13 on a semiconductor chip 11, which bond part 12d is to be bonded to a bonding wire 14. Upon bonding, the tip side of the inner lead 12a is made not to sink in the adhesive tape 13 by the recess 12c so that the contact area between the bonding wire 14 and the inner lead 12a is not decreased.

COPYRIGHT: (C)1996,JPO

(19) 日本国特許庁 (J-P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-162598

(43) 公開日 平成8年(1996)6月21日

(51) IntCl. ⁶	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L 23/50	S			
	Y			
21/60	3 0 1 B			

審査請求 未請求 請求項の数4 OL (全 5 頁)

(21) 出願番号 特願平6-302225

(22) 出願日 平成6年(1994)12月6日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 堀 将彦

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

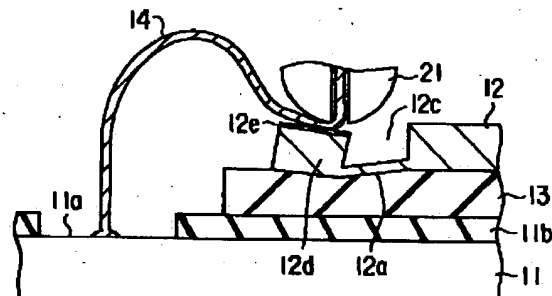
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】本発明は、半導体チップまたは放熱板上に接着テープを介してリードフレームのインナリードを接着するようにしてなる構造の半導体装置において、リードフレームのインナリードとボンディングワイヤとの接合性を十分に確保でき、高密度化に適するようにすることを最も主要な特徴とする。

【構成】たとえば、半導体チップ11上に接着テープ13を介して接着されるリードフレーム12の、各インナリード12aの上面の、ボンディングワイヤ14との接合部12dの近傍に凹部12cを形成する。この凹部12cによって、ボンディング時に、インナリード12aの先端側が接着テープ13内へ沈み込まないようにすることで、ワイヤ14とリード12aとの接触面積が低下しないようにする構成となっている。



【特許請求の範囲】

【請求項1】 半導体部品上に、接着剤層を介して接着されるリードフレームのインナリードの先端に金属細線を接合するようにしてなる半導体装置において、前記インナリードの先端の、前記金属細線が接合される接合部の近傍に切り欠き部を設けたことを特徴とする半導体装置。

【請求項2】 前記切り欠き部は、前記インナリードの先端の前記接合部を外れた位置に設けられることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記切り欠き部は、前記インナリードの上面または下面の少なくとも一方に設けられることを特徴とする請求項1に記載の半導体装置。

【請求項4】 前記インナリードは、その下面の、前記接合部の反面に細かな凹凸が設けられていることを特徴とする請求項1に記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、たとえば半導体チップ上に接着テープを介してリードフレームのインナリードを接着し、そのリードの先端と上記半導体チップの電極パッドとをボンディングワイヤを用いて接続するようにしてなるLOC (Lead On Chip) 構造の半導体装置に関するもので、特に高密度パッケージに使用されるものである。

【0002】

【従来の技術】従来、LOC構造の半導体装置に用いられるリードフレームは、たとえば均一な板厚の金属薄板をエッチングまたはプレス加工することで、所定のインナリード形状を得ようになっている。したがって、従来のリードフレームでは、そのフレーム厚とインナリードのリード厚とが同一となっている。

【0003】さて、LOC構造の半導体装置においては、高密度化にともなって、リードフレームもインナリードの微細なものが用いられる。しかしながら、高密度化が図られたLOC構造の半導体装置にあっては、たとえば図7に示すように、半導体チップ1の電極パッド1aに接続されたボンディングワイヤ2をリードフレーム3のインナリード3aに接合する際に、キャピラリ（ボンディングツール）4の当接によってインナリード3aの先端が接着テープ5内へ激しく沈み込み、ワイヤ2をインナリード3aにうまく接合できないという不具合があった。これは、ワイヤ2とインナリード3aとの接触面積が減少するためであり、高密度化を進めていく上で、大きな障害となっている。

【0004】インナリード3aの機械的強度を上げるため、フレーム厚を厚くすることも考えられるが、この場合、薄型化には適さないものとなる。このように、ボンディングワイヤ2とリードフレーム3のインナリード3aとの間の接合性を確保するためには、ある程度、イン

ナリード3aのリード幅を広くする必要がある。しかし、このようなリードフレーム3では、今後、ますます進むと思われる高密度化には十分に対応することができない。

【0005】

【発明が解決しようとする課題】上記したように、従来においては、リードフレームのインナリードの微細化（細リード化）が進むと、機械的強度が低下するため、インナリードとボンディングワイヤとの接合性が悪化するという問題があった。

【0006】そこで、この発明は、リードフレームのインナリードと金属細線との接合性を十分に確保でき、高密度化に適した半導体装置を提供することを目的としている。

【0007】

【課題を解決するための手段】上記の目的を達成するために、この発明の半導体装置にあっては、半導体部品上に、接着剤層を介して接着されるリードフレームのインナリードの先端に金属細線を接合するようにしてなるものにおいて、前記インナリードの先端の、前記金属細線が接合される接合部の近傍に切り欠き部を設けた構成とされている。

【0008】

【作用】この発明は、上記した手段により、リードフレームのインナリードの先端側が沈み込むのを防ぐことが可能となるため、金属細線とインナリードとの接触面積が減少するのを阻止できるようになるものである。

【0009】

【実施例】以下、この発明の一実施例について図面を参照して説明する。図1は、本発明にかかるLOC (Lead On Chip) 構造の半導体装置の概略構成を示すものである。なお、同図(a)は内部を透視して示す半導体装置の平面図であり、同図(b)は同図(a)のA-A線に沿う断面図である。

【0010】すなわち、この半導体装置は、半導体チップ11上にリードフレーム12のインナリード12a側が接着テープ13を介して接着されて、LOC構造が実現されている。

【0011】そして、その接着テープ13上のインナリード12aの各先端と、上記半導体チップ11の各電極パッド11aとが、それぞれボンディングワイヤ14を介して電気的に接続されている。

【0012】また、上記リードフレーム12のインナリード12aを含む、上記半導体チップ11の周囲が樹脂15によって封止（パッケージング）され、さらに、上記樹脂15より延出する、上記リードフレーム12のアウトリード12b側がそれぞれ所定の形状にフォーミングされている。

【0013】上記半導体チップ11は、たとえば、その表面に複数の電極パッド11aが設けられ、それぞれの

電極パッド11aを除くチップ表面がポリイミド層11bによって被覆されている。

【0014】上記リードフレーム12は、たとえば均一な板厚の金属薄板を両面エッチング加工して形成されるもので、インナリード12aとアウトリード12bとからなる複数のリード配線を有している。

【0015】各リード配線のインナリード12aは、たとえば図2に示すように、その上面の一部に凹部12cが形成されている。この凹部12cは、上記リードフレーム12が金属薄板の両面エッチング加工によって形成される、いわゆるエッチングフレームの場合、たとえば金属薄板の片側のみをエッチングするハーフエッチングにより形成される。

【0016】また、上記凹部12cを形成する位置は、上記ボンディングワイヤ14が接合される接合部12dの近傍、つまりインナリード12a上の接合部12dを外れたアウトリード12b側に設けられる。

【0017】また、上記凹部12cの深さとしては、その部分のリード厚が、たとえばリードフレーム12の厚さ(リード厚)の1/2以下となるように形成される。凹部12cの形成された上記インナリード12aは、そのリード厚が部分的に小さくなる(フレーム厚よりも薄くなる)。したがって、インナリード12aの先端の動きを自由なものとし、ワイヤボンディング時にかかる力を接合部12dの全体で受け止めることが可能となる。

【0018】なお、上記インナリード12aの、たとえば上記接合部12dの上面には、表面処理として、10μm以下の厚さで銀(Ag)メッキ12eが施されている。また、上記接合部12dの反面、つまり上記インナリード12aの下面には、その平坦性を損なわせ、ワイヤボンディング時に加えられる超音波の伝達性を向上させる目的で、多数の細かな凹凸12fが設けられている。この凹凸12fは、たとえばガスのイオン(電子)をインナリード12aの下面にぶつけることで、簡単に形成できる。

【0019】一方、リードフレーム12のアウトリード12b側は、各リード配線の相互が接続されて一体的に形成されており、樹脂15による封止(パッケージング)の後に所定の形状にフォーミングされるとともに、アウトリード12bごとに切り離される。

【0020】次に、上記したLOC構造の半導体装置における製造プロセスの要部について説明する。図3は、上記リードフレーム12のインナリード12aにボンディングワイヤ14を接合する際の、ワイヤボンディング動作を示すものである。

【0021】上記半導体チップ11の各電極パッド11aと、そのチップ11上のポリイミド層11bに接着テープ13を介して接着された、上記リードフレーム12の各インナリード12aとを、ボンディングワイヤ14を用いて個々に接続するワイヤボンディングは、まず、

上記ワイヤ14を接合する上記電極パッド11aの1つにキャピラリ(ボンディングツール)21が対応される。そして、そのパッド11aに、キャピラリ21の先端より供給されるボンディングワイヤ14の一端が熱圧着などにより接合される。

【0022】続いて、上記電極パッド11aに対応する、上記リードフレーム12のインナリード12a上に、上記キャピラリ21が所定の軌跡を辿りながら移動される。そして、キャピラリ21より所定長のボンディングワイヤ14が送り出されたところで、上記ワイヤ14の中途部分が上記インナリード12aの接合部12d上に押し付けられる。

【0023】この状態で、上記キャピラリ21の作用により、上記ワイヤ14が上記インナリード12aの接合部12d上のAgメッキ12eに熱圧着などにより接合されるとともに、切断される。

【0024】たとえば、加熱された上記インナリード12aの接合部12dに、上記キャピラリ21によって、超音波による振動を加えつつ上記ワイヤ14が所定の加重により押し付けられる。そして、所定時間経過の後、上記キャピラリ21を引き上げることにより、ワイヤ14は接合部12d上のAgメッキ12eに接合されて、その接合部分より切断される。

【0025】このとき、上記キャピラリ21による加重により、上記インナリード12aは接合部12dの全体が、その下の接着テープ13内に沈み込む。すなわち、上記インナリード12aは、その上面に形成された凹部12cの存在により、上記接合部12dがインナリード12aの先端側ではなく、ややアウトリード12b側に沈むようになる。このため、仮に激しく沈み込んだとしても、ボンディングワイヤ14とインナリード12aとの接触面積が減少することがない。したがって、ワイヤ長を短くするためにインナリード12aのより先端にボンディングワイヤ14を接合する場合においても、インナリード12aとボンディングワイヤ14との接合性が悪化するのを防止できる。

【0026】こうして、上記半導体チップ11の各電極パッド11aと上記リードフレーム12の各インナリード12aとが、上記ボンディングワイヤ14を介してそれぞれ電氣的に接続される。

【0027】このような構造によれば、インナリード12aの太さにかかわらず、常にインナリード12aとボンディングワイヤ14との接触面積を大きくとることが可能となり、安定した接合品質を確保できるようになる。

【0028】上記したように、リードフレームのインナリードの先端側が沈み込むのを防ぐことができるようにしている。すなわち、インナリードの先端にボンディングワイヤを接合する際に、インナリードの上記ワイヤとの接合部がアウトリード側に沈むようにしている。これ

により、ボンディングワイヤとインナリードとの接触面積が減少するのを阻止できるようになるため、インナリードとボンディングワイヤとの接合性が悪化するのを防止することが可能となる。したがって、リードフレームの細リード化がなされたとしても十分な接合性を確保できるようになり、半導体装置の高密度化および薄型化に十分に対応できるようになるものである。

【0029】また、封止の際に、インナリードに設けられた凹部に樹脂が入り込むことにより、リードの引き抜きに対する強度をも向上し得る。さらには、インナリードの下面に凹凸を設けることによって、接合の際に超音波が有効に伝達されるようになるため、高い接合性を達成できる。

【0030】なお、上記実施例においては、インナリードの上面に凹部を形成するようにした場合について説明したが、これに限らず、たとえば図4に示すように、接合の際にインナリード12aの上面がほぼ水平となるように段差12gを形成することによっても同様な効果が期待できる。

【0031】また、インナリードに形成される凹部は、インナリードの上面に設ける場合に限らず、たとえば図5に示すように、凹部12cはインナリード12aの下面に設けるようにすることも可能である。

【0032】また、LOC構造の半導体装置に限らず、たとえば図6に示すように、半導体チップ11が搭載される放熱板31に接着テープ13を介してリードフレーム12のインナリード12aを接着するようにしてなる半導体装置（たとえば、ヒートスプレッド付きQuad Flat Package）などにも同様に適用できる。

【0033】さらに、いずれの実施例においても、リードフレームとしては、金属薄板をエッチング加工することにより所定のリード形状を得るようにしてなるエッチ

ングフレームの他、たとえば部分的に積層数を変えることによって凹部を形成してなる積層フレームを用いることも可能である。その他、この発明の要旨を変えない範囲において、種々変形実施可能なことは勿論である。

【0034】

【発明の効果】以上、詳述したようにこの発明によれば、リードフレームのインナリードと金属細線との接合性を十分に確保でき、高密度化に適した半導体装置を提供できる。

10 【図面の簡単な説明】

【図1】この発明の一実施例にかかるLOC構造の半導体装置の概略を示す構成図。

【図2】同じく、リードフレームのインナリードの構成を概略的に示す斜視図。

【図3】同じく、ワイヤボンディング動作を説明するために示す要部の断面図。

【図4】リードフレームのインナリードの他の構成例を説明するために示す要部の断面図。

【図5】同じく、リードフレームのインナリードの別の構成例を説明するために示す要部の断面図。

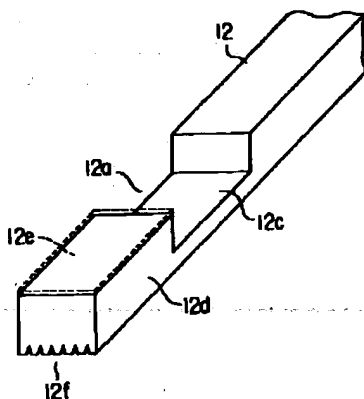
【図6】この発明の他の実施例にかかる半導体装置の概略を示す構成図。

【図7】従来技術とその問題点を説明するためにワイヤボンディング動作を示す要部の断面図。

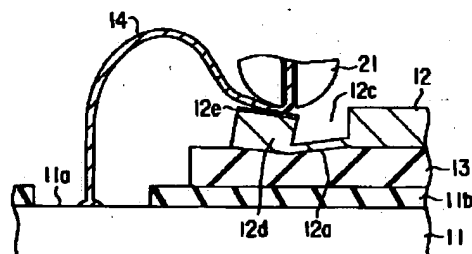
【符号の説明】

11…半導体チップ（半導体部品）、12…リードフレーム、12a…インナリード、12b…アウトリード、12c…凹部（切り欠き部）、12d…接合部、12e…Agメッキ、12f…凹凸、12g…段差、13…接着テープ（接着剤層）、14…ボンディングワイヤ（金属細線）、15…樹脂、21…キャピラリー、31…放熱板（半導体部品）。

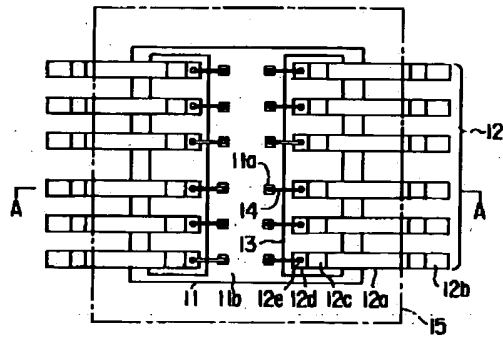
【図2】



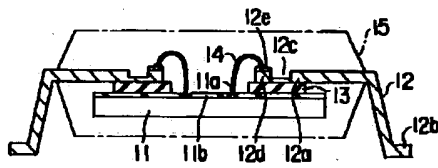
【図3】



【図1】

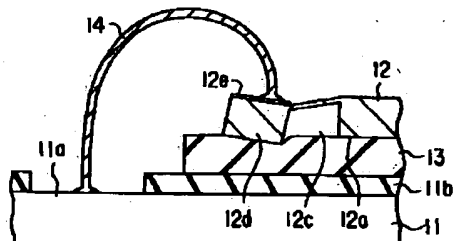


(a)

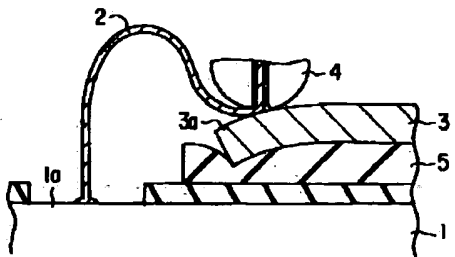


(b)

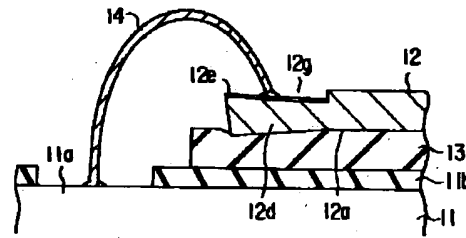
【図5】



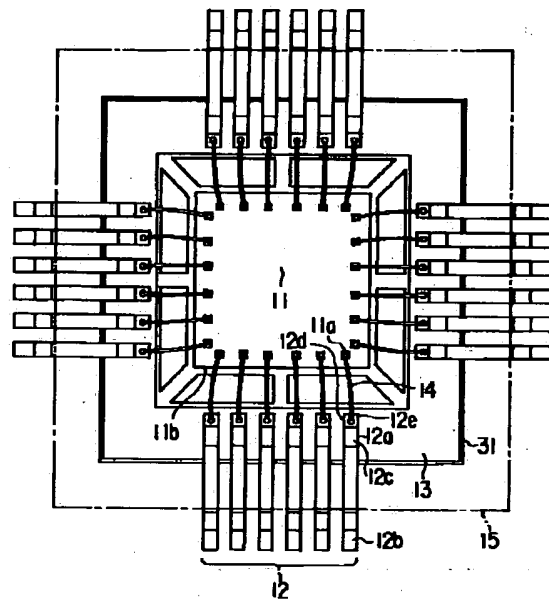
【図7】



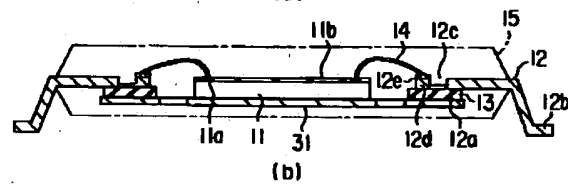
【図4】



【図6】



(a)



(b)